

Design and Technology of Ultra Thin Chip Packages  
for High-Frequency Applications up to 60 GHz

Ontwerp en technologie voor ultradunne chipverpakkingen  
voor hoogfrequentietoepassingen tot 60 GHz

Liang Wang

Promotoren: prof. dr. ir. J. Vanfleteren, dr. W. De Raedt, dr. ir. M. Cauwe  
Proefschrift ingediend tot het behalen van de graad van  
Doctor in de Ingenieurswetenschappen: Elektrotechniek

Vakgroep Elektronica en Informatiesystemen  
Voorzitter: prof. dr. ir. J. Van Campenhout  
Faculteit Ingenieurswetenschappen en Architectuur  
Academiejaar 2013 - 2014



## Summary

---

In recent years, the demand for communication bandwidth has been growing rapidly. In order to have a higher bandwidth, the operating frequency needs to be increased proportionally. The current research focuses on developing a communication system working at 60 GHz, which is appealing as the next generation wireless standard. One of the main challenges in developing the 60 GHz system is how to package the RF CMOS chips with high efficiency and low cost. This is not an easy task can be accomplished using existing package technologies, such as advanced wire bonding or flip chip. Although the wire bonding technique can achieve a fairly small pitch connection, its long bonding wires also introduce excessive parasitic inductance, which can not be well compensated. The parasitic factors require excessive power and degrade the performance achieved at chip level. The flip chip assembly, on the other hand, can improve the high frequency performance of the mounted package. However, flip chip puts rather strict requirements on the substrate where the chip is mounted on. First the substrate has to be rigid and second the size and pitch of the substrate has to match dimension of the bond pads on the chip. This makes it difficult to flip chip package advanced RF chip using standard low cost board.

In order to overcome the current limitation of conventional packaging technologies, CMST has developed a unique concept for packaging ultra-thin chips: the Ultra Thin Chip Package (UTCP). In this technology, silicon chips with thickness below 30  $\mu\text{m}$  can be embedded inside organic resin, composing of cured spin-coated polyimide layers. The interconnection to the chip is realized by forming micro-via through the coated top polyimide film to chip bond pads. The micro-via based connection is able to meet the fine pitch requirement for the chip connection. Moreover, a fan out design on the package level can bridge the pitch mismatch between the chip and coarse circuit board. The UTCP is able to be used independently or serves as an interposer, which can be further embedded inside PCB or FCB (flexible circuit board) and replace the needs for directly embedding of bare die. Furthermore, the known good die (KGD) problem is solved, because the functionality of UTCP can be easily tested before embedding it in the main board.

So far UTCB is designed and fabricated as a single chip package for low frequency application (<5 GHz) only. The aim of this PhD is to exploit the use of UTCB to go beyond the current limitation and develop design strategies for embedded modules at radio frequency up to 60 GHz. Such work opens a door for ultra-miniaturized high speed system and gives a cost effective powerful hybrid solution for the next generation RF packaging.

According to the main objective and the scope of this PhD work, the fabrication process of the UTCB technology is first optimized to make it more suitable for high volume manufacturing and high speed transfer. All individual process steps of UTCB technology are discussed in detail in Chapter 2. The original dielectric material PI-2611 is replaced by a photo-sensitive polyimide HD-4110. By using the new material, the generation of microvias can be achieved by generic photolithography process, which is more reliable than laser ablation and more cost-effective compared to dry etching based microvia generation. An easy release of the UTCB from the rigid carrier is obtained by introducing an evaporated potassium chloride (KCl) film before the deposition of base polyimide layer. The result is a very thin and flexible chip package with a total thickness around 50  $\mu\text{m}$ .

Another further improvement of UTCB fabrication is presented in Chapter 3. Flat package topography is a key to build up multilayer structure on the UTCB package. An innovative self-alignment lithography step is introduced to make a cavity in dielectric for chip thickness compensation by using the chip itself as a photo-mask. The realized flat UTCB does not increase its total thickness and still can be released from the carrier. The feasibility of the updated fabrication process is verified by DC electrical test and several reliability tests. Desired flexibility and reliability is observed.

Chapter 4 presents high frequency material characterization of HD-4110, which is used in UTCB fabrication. A 3D full wave simulation is employed for modeling and parameter extraction. Its dielectric constant and loss tangent factor is extracted from 10 MHz up to 60 GHz. The extracted material property is well fitted by a rational dielectric model, which satisfies the causality constraints.

Two types of transition structure were fabricated for high frequency connection of UTCB embedded chips. Their design, fabrication and characterization are discussed in Chapter 5. One type of connection is CPW to CPW transition and the other type is MSL to CPW transition. The transmission and reflection coefficient is extracted for both transition

structures from 10 GHz up to 60 GHz. A good impedance matching and small insertion loss can be achieved by both transition structures. Compared with the results of the other advanced package methods from literatures, the UTCP package shows one of the best performances.

The thin film deposition technique for the UTCP fabrication can also be applied to produce thin film passive devices. In the frame of EU SHIFT project, off-chip RF passives are produced based on thin film technology. Finally, Chapter 6 briefly describes the process flow and shows measurement results of the realized passive elements including resistor, spiral inductors and a low pass filter. Since the applied fabrication technique is compatible with the UTCP processing, the passive elements and the UTCP can be integrated together to work as a complete system.

## Samenvatting

---

De vraag naar bandbreedte voor communicatietoepassingen is recent sterk gestegen. De toename in bandbreedte wordt veelal gerealiseerd door de werkingfrequentie op te drijven. Het huidige onderzoek legt zich toe op het ontwikkelen van een communicatiesysteem dat werkt bij 60 GHz, in overeenstemming met de toekomstige standard voor draadloze gegevensoverdracht. Een van de belangrijkste uitdagingen in de ontwikkeling van een dergelijk hoogfrequent systeem is een performante en betaalbare oplossing voor het verpakken van hoogfrequente CMOS chips. De huidige technieken voor het verpakken van chips, in het bijzonder draad- en flip-chip verbindingen, hebben elk hun nadelen voor hoogfrequente toepassingen. Draadverbindingen zijn compatibel met de geringe afstand tussen de bondpaden op de chip, maar de lange draadverbindingen hebben een grote parasitaire inductantie, wat nefast is voor transmissie van hoogfrequent signalen. Het gebruik van flip-chip assemblage kan deze problemen verhelpen, maar heeft dan weer het nadeel dat het zware eisen stelt aan het substraat waarop de chip gemonteerd wordt. Dit substraat dient niet alleen rigide te zijn, maar de grootte van de structuren op het substraat moet overeenkomen met de afstand tussen de bondpaden op de chip. Gezien hoogfrequente chips gebruik maken van zeer geringe afstanden tussen de bondpaden, resulteert dit in zeer dure substraten en dus een hoge totale kost.

De hogervermelde tekortkomingen van de huidige verpakkingstechnieken kunnen vermeden worden door gebruik te maken van de ultradunne chip verpakking UTCP, welke ontwikkeld werd binnen CMST. Deze technologie maakt gebruik van silicium chips met een dikte van minder dan 30  $\mu\text{m}$ , welke ingebed worden in lagen van uitgehard polyimide. De verbinding met de chip wordt gerealiseerd aan de hand van microvias doorheen de bovenste polyimide laag tot op de bondpaden van de chip. Deze op microvias gebaseerde verbinding is compatibel met de geringe afstand tussen de bondpaden op de chip. Daarenboven laat deze technologie toe om het verschil in grootte van de structuren op de chip t.o.v. het substraat te overbruggen. De ultradunne chip verpakking kan alleenstaand gebruikt worden of als tussenoplossingen ingebed worden in een al-dan-niet flexibele gedrukte schakeling. Door het uitspreiden van de contactpaden kan de chip voor het inbedden getest worden, wat niet mogelijk is bij naakte chips.

Tot nu toe werd de ultradunne chip verpakking steeds ontworpen en gerealiseerd voor laagfrequente toepassingen (<5 GHz). Het doel van dit doctoraatsonderzoek is om de prestaties van de ultradunne chip verpakkingen voor frequenties tot 60 GHz te evalueren. Hiertoe zullen specifieke ontwerpregels opgesteld worden die het mogelijk maken om sterk geminiaturiseerde systemen te bouwen voor de hoogfrequente toepassingen van de volgende generatie.

Teneinde de doelstellingen van dit doctoraatswerk te kunnen bereiken, werd het fabricageproces voor ultradunne chip verpakkingen herbekeken met het oog op productie in grote volumes. Alle processtappen voor het realiseren van de ultradunne chip verpakking worden in detail beschreven in hoofdstuk 2. Het diëlektrische materiaal PI-2611, wat oorspronkelijk gebruikt werd voor het realiseren van ultradunne chip verpakkingen, werd vervangen door het fotogevoelige polyimide HD-4110. Dankzij deze wijziging kunnen de microvias verwezenlijkt worden met behulp van een foto-lithografisch proces, welke betrouwbaarder is dan laser boren en goedkoper dan het gebruik van droge etstechnieken. Het losmaken van de ultradunne chip verpakking van de rigide drager wordt vergemakkelijkt door het opdampen van een kalium chloride (KCl) film voor het aanbrengen van de eerste polyimide laag.

Een bijkomende verbetering in het fabricageproces wordt beschreven in hoofdstuk 3. Een vlakke topografie van de verpakking is essentieel om meerlaagse structuren binnen de ultradunne chip verpakking te realiseren. Hiertoe werd een innovatie lithografie stap geïntroduceerd waarbij een caviteit rond de chip gerealiseerd wordt in het fotogevoelige polyimide. De totale dikte van de afgevlakte ultradunne chip verpakking blijft echter gelijk. De haalbaarheid en de betrouwbaarheid van het vernieuwde fabricageproces worden aangetoond aan de hand van elektrische testen. De gewenste betrouwbaarheid en flexibiliteit werden hierbij behaald.

Hoofdstuk 4 beschrijft de hoogfrequente materiaalkarakterisering van HD-4110. Een driedimensionale golfsimulatie wordt gebruikt voor het bepalen van de parameters. De diëlektrische constante en de verlieshoek warden berekend voor een frequentiebereik van 10 MHz tot 60 GHz. De gevonden waarden komen goed overeen met het opgestelde fysische model, welke voldoet aan de vereisten van causaliteit.

Twee types overgangen tussen de chip en de ultradunne verpakking warden ontworpen en gerealiseerd. Het ontwerp, de fabricage en de karakterisering worden beschreven in hoofdstuk 5. Het eerste type is een overgang van vlakke golfgeleider naar vlakke golfgeleider. Het andere type maakt gebruik van een tussenliggende microstrip golfgeleider. De transmissie- en reflectiecoëfficiënt werd voor beide overgangen bepaald in een bereik van 10GHz tot 60 GHz. Een goede aanpassing van de impedantie en lage verliezen kunnen met beide overgangen gerealiseerd worden. In vergelijking met overgangen gebruikt in andere hoogfrequent verpakkingstechnieken, presteert de ultradunne chip verpakking bovenmaats.

De dunne-filmtechnieken die gebruikt worden voor het realiseren van de verbindingen in de ultradunne chip verpakking kunnen eveneens toegepast worden voor het fabriceren van passieve elementen. In het kader van het Europees project SHIFT werden dergelijke passieve componenten gerealiseerd. Hoofdstuk 6 beschrijft de bijhorende processtappen en bespreekt de meetresultaten van de gerealiseerde weerstanden, spoelen en laagdoorlaatfilters. Gezien de toegepaste technologieën volledig compatible zijn met de ultradunne chip verpakking kunnen beide technieken op eenvoudige manier gecombineerd worden.